

**TEST PITANJA IZ DIGITALNE INTEGRISANE ELEKTRONIKE**

1. Keramički kondenzatori se koriste za filtriranje napajanja digitalnih integrisanih kola zbog toga što imaju:

a) malu sopstvenu induktivnost   b) veliku kapacitivnost   c) veliki radni napon

2. Jednačina za punjenje kondenzatora preko otpornika R glasi:

a)  $u(t) = U(1 - e^{-\frac{t}{\tau}})$       b)  $u(t) = U(1 + e^{\frac{t}{\tau}})$       c)  $u(t) = Ue^{-\frac{t}{\tau}}$

3. Jednačina za pražnjenje kondenzatora preko otpornika R glasi:

a)  $u(t) = U(1 - e^{-\frac{t}{\tau}})$       b)  $u(t) = U(1 + e^{\frac{t}{\tau}})$       c)  $u(t) = Ue^{-\frac{t}{\tau}}$

4. Vremenska konstanta za RC kolo je definisana kao:

a)  $\tau = \frac{R}{C}$       b)  $\tau = R \bullet C$       c)  $\tau = \frac{C}{R}$

5. Kondenzator koji se puni preko otpornika sa vremenskom konstantantom  $\tau$ , se napuni na preko 99.99% vrednosti napona nakon vremena:

a)  $t=1\tau$       b)  $t=10\tau$       c)  $t=100\tau$

6. Kondenzator koji se puni preko otpornika sa vremenskom konstantantom  $\tau$ , se napuni na preko 99% vrednosti napona nakon vremena:

a)  $t=0.5\tau$       b)  $t=5\tau$       c)  $t=50\tau$

7. Preporučeni radni napon za digitalna integrisana kola u HC tehnologiji je:

a) 2V do 6V      b) 3V do 18V      c) 4.5V do 5.5V

8. Radni temperaturni opseg za standardna, komercijalna, digitalna integrisana kola u HC tehnologiji je:

a) -40 °C do +85 °C      b) 0 °C do 75 °C      c) -55 °C do +125 °C

9. Maksimalni, garantovani, napon logičke nule za standardna digitalna integrisana kola u HC tehnologiji je:
- a) 0.8V                                      b) 30% Vdd                                      c) 50% Vdd
10. Minimalni, garantovani, napon logičke jedinice za standardna digitalna integrisana kola u HC tehnologiji je:
- a) 2V    b) 50% Vdd                                      c) 70% Vdd
11. Ulazna kapacitivnost za standardna digitalna integrisana kola u HC tehnologiji je reda:
- a) 0.5pF                                      b) 5pF    c) 50pF
12. Ulazna otpornost za standardna digitalna integrisana kola u HC tehnologiji je :
- a) manja od 10k                                      b) oko 100k                                      c) veća od 1M
13. Vreme kašnjenja signala kroz standardna digitalna integrisana kola, tipa dvoulazno NI kolo, inverter, dvilazno NILI kolo, u HC tehnologiji je reda:
- a) 0.1ns    b) 10ns    c) 100ns
14. Neiskorišćeni ulazi digitalnih integrisanih logičkih kola, u HC tehnologiji, se vezuju na:
- a) Vss                      b) Vss ili Vdd, u zavisnosti od funkcije                      c) Vdd
15. Potrošnja, disipacija, digitalnih integrisanih logičkih kola, u HC tehnologiji, se sa povećanjem radne učestanosti:
- a) smanjuje                                      b) ne menja                                      c) povećava
16. Potrošnja, disipacija, digitalnih integrisanih logičkih kola, u HC tehnologiji, se sa povećanjem radnog napona:
- a) smanjuje                                      b) ne menja                                      c) povećava
17. Logička kola sa *open drain* izlazom, u zavisnosti od stanja ulaza, daju:
- a) 0, HZ    b) 1, HZ    c) 0, 1
18. Kod *wired or* logike realizovane sa *open drain* logičkim kolima na izlaz se:
- a) vezuje *pull up* otpornik                      b) vezuje *pull down* otpornik                      c) ne vezuje otpornik

